

Solder ball 전이 방법으로 형성된 MCM-L BGA 특성

The Characteristics of MCM-L BGA Fabricated Solder Ball Transfer Method

최순신 (전자과)

Soon-shin Choi (Dept. of Electronics)

Key Words : Solder ball(공납), Transfer Method, Multi Chip Module(MCM), Ball Grid Array(BGA), Method of subarea, TDR (Time Domain Reflectometry), Solder wells

ABSTRACT : We fabricated MCM-L BGA substrate using solder ball transfer method and presented its mechanical and electrical characteristics. In order to make pentium BGA module of 0.8mm pad size and 1.5mm pad pitch, we formed and aligned solder balls(Pb/Sn) in the solder wells of Al substrate with screen printing technique, and then transferred to BGA pad with wetting difference of Al and BGA pad at solder melting temperature. We could vary the solder ball volume by controlling the size of solder wells and improved alignment stability because the balls are formed in the wells. To test bonding reliability, we made mechanical pull test and obtained 100% good results. For electrical characteristic of BGA solder ball, we simulated the electrical parasitic parameters by subarea method and measured with a TDR(Time Domain Reflectometry) equipment. We have found that self capacitance of BGA solder ball is 73.3fF and self inductance is 149.1pH, whose values were reduced to 37% and 80% of the value of QFP package structures.

1. 서론

전자 부품의 경박 단소화와 다핀화의 경향에 따른 고밀도 패키징 방법으로 미세회로 패턴이 형성된 기판 상에 여러 개의 칩을 한번에 실장하는 MCM기술이 제시되었다. 또한 실장 칩 수의 증가에 따라 외부 회로기판과 입출력 단자 증가를 수용할 수 있는 패키징 방법으로 BGA방법이 요구되고 있다.^[1,2] Ball Grid array (BGA) 패키징 기술은 입출력 단자를 패키지 밑면 전체에 형성하고 외부 기판과 연결하는 방법으로 입출력 단자 밀도가 높고, 공 형태의 납(Solder ball, 이하 공납)에 의해 신호가 전달되어 기생적인 인덕턴스, 캐패시턴스에 의한 잡음에 강하다. 특히 견고한 공납으로 인해 외부 충격에 의한 변형이 작고, 공납의 높은 열전도도로 인해 열적인 면에서도 우수한 특성을 보인다.^[2,4] 그림 1은 일반적인 BGA 패키지 모습을 보여준다.

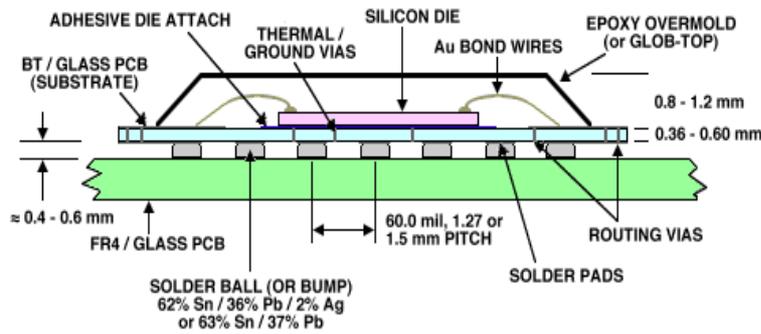


Fig. 1 Structure of Ball Grid Array package

BGA 패키징 기술에서 공납 형성은 공납의 균일한 크기와 정확한 정렬을 요구한다. 공납 형성 방법은 미리 형성된 공납을 일시적인 접착제(flux)를 이용하여 BGA 패드 상에 정렬한 후 reflow공정을 통해 형성시키는 방법이 가장 널리 이용되고 있으며, 솔더 크립 도포하여 실 크스크린 및 스텐실을 이용해 직적 프린팅 하는 방법, 그리고 정량 토출기를 사용하는 방법 등이 이용되고 있다.^[2] 그러나 Micro BGA, CSP(chip scale package) 등 BGA 패키징 기술이 더욱 경박 단소화하고 더불어 실장되는 공납의 크기 및 공납간의 피치가 미세해짐에 따라 균일한 크기의 공납을 BGA 패드 상에 실장, 정렬하는 문제는 또 다른 공정 변수로 나타나고 있다.^[2,3,4]

본 연구에서는 BGA 패키지 기술에서 요구되는 공납 형성을 위한 간단한 방법으로 균일한 크기의 공납을 Al 기판에 형성, 정렬하고 solder에 낮은 젖음 특성을 이용하여 MCM-L 기판에 공납을 일괄 전이 형성 방법을 실험하였고 형성된 공납의 특성 분석을 위해 접착 강도 실험과 전기적 특성실험을 실시하였다. 2장에서는 실험에 사용된 MCM-L BGA회로기판 구조를 나타내었고, 3장은 공납 전이 방법을 기술하였다. 4장은 공납 형성과정을 실험하였고 5장에서는 형성된 공납의 본딩 강도 및 전기적 특성을 분석하기 위한 본딩 파괴실험과 공납의 전기적 모델링 및 전기적 특성 파라미터 값을 계산하였고 6장에서 결론을 맺었다.

2 펜티엄 캐시 메모리용 MCM-L BGA 회로기판

MCM-L BGA용 공납(solder ball) 형성을 위한 회로기판으로는 TCP 펜티엄 칩과 2개의 32K×32bit burst SRAM 및 1개의 128kx8bit tag SRAM을 실장할 수 있는 55mm×45mm 배선 면적을 갖는 4층 기판을 제작하였다. 신호배선을 위해서는 0.25oz구리 박막층과 유전체로는 200 μ m 두께의 FR-4 기판을 사용하여, 배선평/배선평치=100 μ m/200 μ m 배선 규칙으로 배선하였고, 층간의 연결을 위한 비아는 비아홀/비아패드 = 400 μ m/600 μ m로 형성하였다. 외부 회로기판과 연결을 위한 BGA용 패드/패드피치=700 μ m/1500 μ m 규격으로 설계하였고 Cu pad의 부식 방지를 위해 Ni/Au를 무전해 도금하였다. 그림 2는 제작된 MCM-L BGA 회로기판의 부품 실장면과 솔더면을 보여준다.

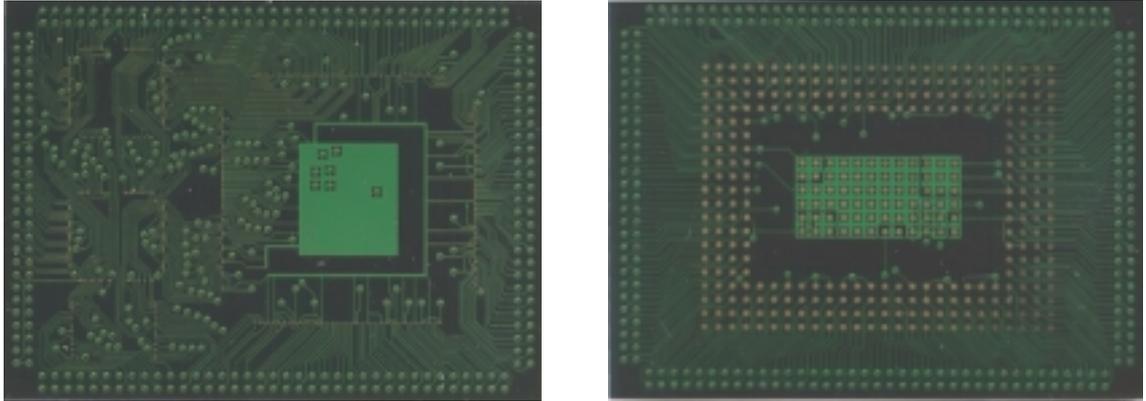


Fig. 2 Component layer and Solder layer of fabricated MCM-L BGA substrate

3. 공납 형성 및 전이

공납 전이 방법은 금속간의 젖음성의 차이를 이용하는 방법으로 solder에 젖음 특성이 낮은 기판에 미리 공납을 전기도금이나 솔더 크림을 이용하여 형성, 정렬하고 이를 BGA 패드로 전이하는 방법이다. 공납 형성을 위한 기판은 stainless나 aluminum등 납땜 특성이 낮은 금속이 적당하며 다음과 같은 특성을 가져야 한다.

임시 기판 상에 형성된 solder ball이 BGA 패드(Cu)로 완전한 형태를 가지며 전이하기 위해서 ball 형성 기판은 solder에 대한 낮은 젖음 특성을 가져야 한다. 젖음 특성이 클 경우 공납 전이시 부가적인 힘이 가해지고 이때 공납의 변형 및 균열의 원인이 된다. 표 1은 금속별 납땜성을 보여준다.^[1]

공납은 공납 형성용 기판과 일정한 접착력을 가져야한다. 접착력이 작을 경우 solder ball의 정렬이 일정치 않으며, 후속 공정시 형성된 공납이 기판에서 이탈하여 수율 저하의 원인이 된다.

Table. 1 Wettability of Metals

Metal	Solderability
Platinum, Gold, Copper, Silver, Cadmium, Tin	Easy to solder
Lead, Nickel, Brass, Bronze, Rhodium, Beryllium-copper	Less easy to solder
Galvanized iron, Tin-nickel, Nickel-iron, Mild steel	Difficult to solder
Chromium, Nickel-chromium, Nickel-copper, Stainless	Very difficult to solder
Aluminum, Aluminum-bronze	Most difficult to solder
Beryllium, Titanium	Not solderable

4. Solder ball 전이 및 본딩 실험

본 실험에는 solder에 젖음 특성이 낮은 Al 기판 상에 공납을 형성하고 BGA 패드에 전이

하는 방법을 실험하였다. 공납을 정렬하고 공납과 기판과의 접착력을 증가시키기 위하여 Al 기판에 Ball 정렬용 홈을 MITS사의 CNC 드릴러를 통해 형성하였다. 드릴용 팁은 패드 피치 1.5mm인 경우 $\varnothing 0.8\text{mm}$ 드릴 팁을 사용하여 0.8mm 깊이로 가공하였다.

정렬용 홈에 solder를 채우기 위해서는 알파메탈에서 제공한 62Sn/36Pb/2Ag 솔더 크림을 사용하였다. 전해 도금을 위해서는 Ball 형성용 기판에 Negative PR 인 TPR201을 이용하여 도금 패턴을 형성하고 Sn/Pb = 40/60용 도금액과 도금 전극으로는 납 봉(Sn/Pb = 40/60)을 양극으로 25℃에서 15mA/cm²의 전류밀도로 도금하였다[1].

공납을 BGA 기판으로 전이 시키기 위해서 기판과 BGA 기판을 정렬하고 Solder가 채워진 공납 형성 기판을 solder 용융점 보다 높은 200℃로 가열하여 기판의 홈 안에서 공납을 형성하였고 Al 기판과 Cu 패드(또는 Au)간의 납땜성의 차이를 이용하여 BGA 패드 위로 공납을 전이하였다. 그림 3은 공납 형성을 보여준다.

공납이 형성된 BGA 패키지를 외부 회로보드에 부착시키기 위해서는 Japan Pulse Lab.사의 RF-330 reflow 장비를 사용하였다.

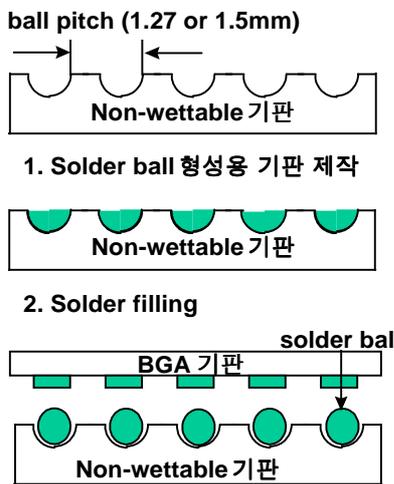


Fig. 3 Process of BGA solder ball

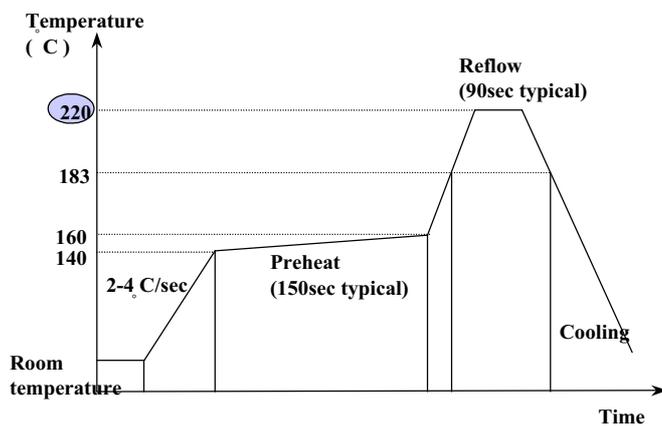


Fig. 4 Reflow temperature profile

Reflow 작업시 preheat 작업온도는 150℃미만에서 그리고 reflow 온도는 220℃를 넘지 않도록 설정하였고 일정한 속도로 컨베이어 벨트를 이동시켰다. 이때 preheat 시간은 160초, reflow시간은 90초 동안 가열하였다. 사용된 온도 프로파일은 그림 4와 같다.

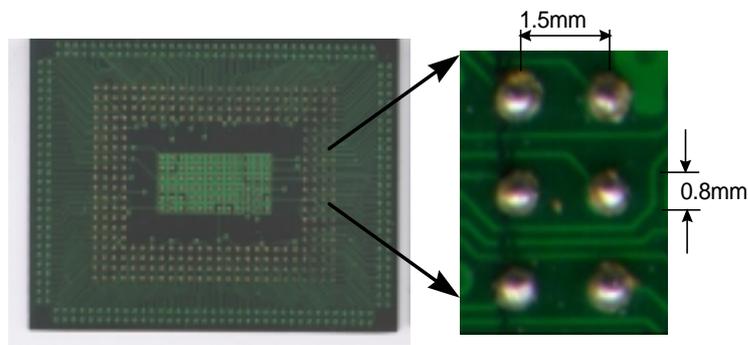


Fig. 5 MCM-L BGA substrate with solder ball

그림 5는 BGA 공납 형성과정을 통해 MCM-L 기판 상에 형성된 공납을 보여주며, 외부

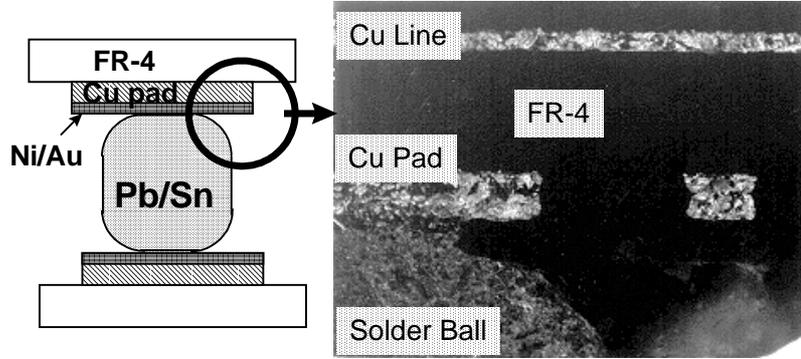


Fig. 6 Cross-section view of solder ball

회로보드와 연결된 BGA 공납 단면 사진은 그림 6과 같다.

5. 실험 결과 및 분석

5. 1. 기계적 강도 측정

형성된 공납의 정렬도 및 본딩 강도를 측정하기 위해 단면 측정 사진을 통한 중간금속층 형성여부의 고찰과 더불어 본딩된 기판과 패키지를 기계적으로 파괴 후, 단면을 검사하는 파괴 검사를 실시하였다. 파괴되는 단면의 형태에 따라 그림 7과 같은 3가지의 경우로 나타낼 수 있으며 양호한 강도의 경우로는 Case 1)처럼 공납이 파괴되는 경우와 Case 2)처럼 BGA기판 또는 외부 회로기판이 파괴되는 경우이다. 반면 불량한 경우는 Case 3)에서처럼 공납 또는 기판이 완전한 형태로 이탈될 때로 표현할 수 있다.

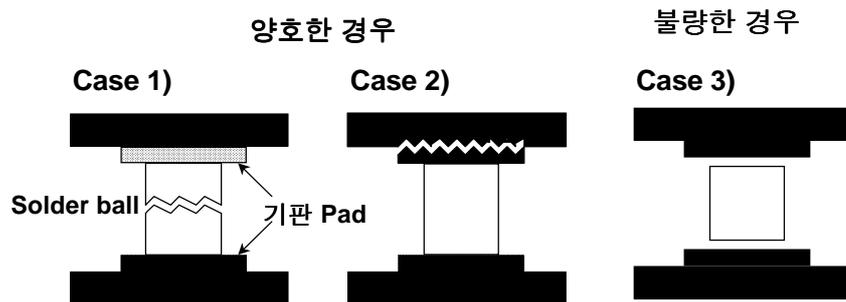


Fig. 7 Case of mechanical strength test

본딩된 공납의 본딩 강도 검사를 위해서 본 실험에서는 각 119개 공납을 가진 3개의 시료를 검사하였고 그 결과, BGA 또는 기판 패드가 파손된 경우 82%, Solder ball이 파손된 경우 18%로 100% 양호한 결과를 얻었다. 그림 8과 표 2는 기계적 강도 실험 결과를 보여준다.

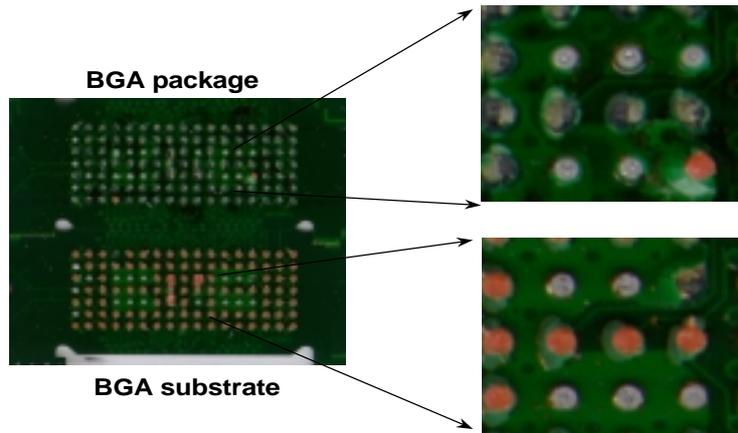


Fig. 8 Results of mechanical strength test

Table. 2 Destruction test result (solder ball per package : 119)

	Sample1	Sample2	Sample3	Total	ratio
Case1	16	28	19	63	17.9%
Case2	103	91	100	294	82.1%
Case3	0	0	0	0	0.0

5. 2. 전기적 변수값 측정

전자 부품의 전기적 특성에 영향을 미치는 요소로는 실장되는 칩 특성, 칩 패키지 와 외부 회로 기판의 배선 및 비아홀의 전기적 파라미터 값과 더불어 공납과 같은 칩 패키지와 외부 회로 기판의 전기적 특성이 있다. 본 실험에서는 칩 패키지와 외부 회로기판의 연결요소로써 공납의 전기적 특성을 살펴보기 위하여 공납의 모델링을 통한 전기적 변수 값을 면분할 방법 (Method of subarea)^[6]을 통해 직접 계산하였고, HP5475 TDR 측정 장비를 이용하여 전기적 변수를 측정하였다.

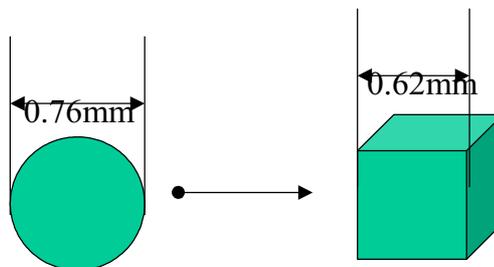


Fig. 8 Solder ball approximated model

형성된 공납의 전기적 변수를 계산하기 위해 구 형태를 갖는 공납을 그림 8과 같이 같은 체적을 갖는 정육면체로 가정하였고 공납간의 피치와 간격은 1.5mm/0.88mm로 근사하였다. 공납의 캐패시턴스와 인덕턴스 계산을 위해서 근사된 형태의 모델에서 도체 및 유전체의 표면을 일정한 크기로 분할하였고 이때의 각 면의 전하분포를 계산하는 Matlab 프로그램을 작성하여 계산하였다. 공납의 전기적 변수값을 측정하기 위해서는 HP5475A TDR (Time Domain Reflectometry)를 이용하였고 이때 인가되는 측정신호의 상승시간은 390ps였다. 표 3은 계산 및 측정을 통한 공납의 전기적 특성과 64-TQFP 패키지의 전기적 특성 결과를 보여준다.

Table. 3 Comparison of electrical parameter between solder ball and 64-TQFP package

	Method of subarea	Measurement	64-TQFP[7]
Self L (pH)	149.1	146.1	184
Self C (fF)	73.3	69.4	200
Mutual L (pH)	28.2	16.9	-
Mutual C(fF)	5.3	10.1	70

표 3의 64-TQFP는 6-mil 배선 간격과 18-mil 패드간격을 이용하여 FR-4에 양면기판으로 만든 구조이다.^[7] 공납의 자체 인덕턴스 및 캐패시턴스의 측정값과 계산값의 오차는 표 3에서 보듯이 2%~5% 내외로 계산되었다. 반면 상호 인덕턴스 및 캐패시턴스는 약 40%~50%의 큰 오차를 보였다. 이는 공납의 전기적 변수 값이 작고 계산 및 측정시 근사와 오차 등으로 기인한 것으로 생각된다.

그러나 BGA 구조와 64-TQFP 패키지 구조를 비교하면 패키지 요소의 자체 캐패시턴스와 상호 캐패시턴스의 크기는 약 75%~85%까지 감소함을 알 수 있다. 따라서 BGA 패키지 구조를 사용할 시 모듈의 전기적 기생 성분을 크게 감소할 수 있고 이에 따라 신호 전송속도 및 잡음 특성에 있어서도 여타의 패키지 방법보다 더 많은 장점을 제공할 것으로 예측된다.

6. 결론

본 실험에서는 공납 전이 방법을 통하여 MCM-L BGA 펜티엄 캐시메모리 모듈 기판 상에 공납 형성을 실험하였고 형성된 공납의 기계적, 전기적 특성을 살펴보았다. 공납 전이용 기판으로는 젓음 특성이 낮은 Al 기판을 사용하였고, 기판 상에 홈을 형성함으로써 공납의 정렬문제를 해결할 수 있었다. 기판 홈의 크기에 따라 형성하는 공납 크기의 조절이 용이하여 다양한 크기의 공납 형성이 가능하였고 또한 공납과 접하는 단면적이 커 기계적 접합성이 크고, 홈 안에서 공납이 형성되고 BGA 패드로 전이 되므로써 작은 크기의 공납에서도 높은 정확도의 정렬이 용이하였다.

형성된 공납의 특성을 분석하기 위해 파괴 단면 검사를 실시하여 100% 양호한 결과를 얻었고 이에 따라 BGA 패키지의 본딩 강도를 확인할 수 있었다. 전기적 특성 분석을 위한 모델링 및 모의실험 결과 형성된 BGA 공납은 인덕턴스/캐패시턴스 = 149.1pH/73.3fF로 계산되었고 TDR을 이용한 실 측정결과 2%~5% 내외의 결과를 얻을 수 있었다. 특히 TQFP

패키지 방식에 비해 BGA 패키지 방법을 이용할 시 기생적인 전기적 파라미터 값이 75%~85% 감소하였다.

따라서 공납 전이 방법은 기계적 강도나 전기적 잡음 문제에 민감하게 작용될 Micro BGA 나 CSP 및 FCB(Flip Chip Bonding) 등 미세 피치를 갖는 패키징 기술에 적용 가능할 것으로 예측된다.

참고문헌

- [1] R.R. Tummala and E.J. Rymaszewski, *"Microelectronics Packaging Handbook,"* Van Nostrand Reinhold, 1989.
- [2] J.H. Lau, *"Ball Grid Array Technology,"* McGraw-Hill, Inc., 1995.
- [3] J.H. Lau, *"Flip Chip Technologies,"* McGraw-Hill, Inc., 1995.
- [4] D. Landis, G. Burnie, and J. Notman, *"Transfer Bumping onto Bare Chips for TAB and Flip-chip Bonding,"* ITAPTM'95, pp32-36, Feb., 1995
- [5] H.W. Leicht, *"Reflow-Soldering and Repair of BGAs. No Problem?,"* ITAPTM'95, pp68-80, Feb., 1995
- [6] C.S.Walker, *"Calculation of Coefficients of Capacitance of Multiconductor Transmission Lines in the Presence of a Dielectric Interface,"* IEEE Transactions on Microwave Theory and Technique, MTT-18, pp.34-43, 1970.
- [7] Y.L. Low, Y.Degani, K.V. Guinn, T.D. Dudderrar, J.A. Gregus and R.C. Frye, *"RF Flip-Modules BGA Package,"* IEEE Trans. Advan Pack., Vol.22, No.2, pp.111-114, 1999.